

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-123678

(43)Date of publication of application : 17.05.1996

(51)Int.Cl.

G06F 9/06

G06F 9/445

G11C 16/06

(21)Application number : 06-254878

(71)Applicant : FUJITSU LTD

(22)Date of filing : 20.10.1994

(72)Inventor : ENOMOTO MASAOKI
INAGAMI FUJIO
TODA YOSHIFUMI

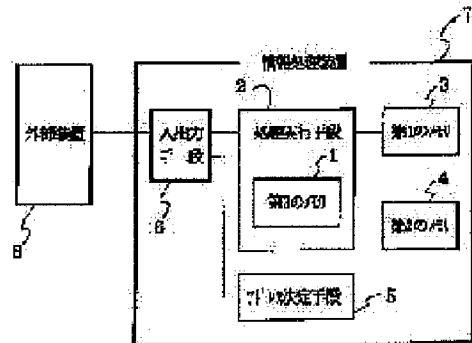
(54) MEMORY REWRITING DEVICE OF INFORMATION PROCESSOR

(57)Abstract:

PURPOSE: To simplify processing and prevent the device from being broken owing to disassembling/assembling processing by initializing a 1st memory after writing a rewriting program transferred from an external device into a 2nd program, and then writing a new program.

CONSTITUTION: An input means 6 when inputting a rewrite instruction from the external device 8 inputs this rewrite instruction to a program execution device 2. The program execution device 2 actuates a loader program stored in a 3rd memory (ROM) 1 according to this rewrite instruction, writes the rewriting program transferred from the external device 8 in a memory (RAM) 4, and actuates a writing program after the writing process to initialize a 1st program (ROM) 3, writing the new program transferred from the external device 8.

Consequently, the processing is performed through simple operation and the information processor 7 is prevented from being broken owing to disassembling/assembling processing.



LEGAL STATUS

[Date of request for examination] 08.08.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3602876

[Date of registration] 01.10.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-123678

(43) 公開日 平成8年(1996)5月17日

(51) Int.Cl. ⁵	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 9/06	5 4 0 M	7230-5B		
				C4
G 1 1 C 16/06		7230-5B	G 0 6 F 9/ 06	4 2 0 B C4
			G 1 1 C 17/ 00	5 1 0 Z
			審査請求 未請求	請求項の数4 O L (全 9 頁)

(21) 出願番号 特願平6-254878

(22) 出願日 平成6年(1994)10月20日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中1015番地

(72) 発明者 榎本 匡晃

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 稲上 富士夫

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(72) 発明者 戸田 善文

神奈川県川崎市中原区上小田中1015番地

富士通株式会社内

(74) 代理人 弁理士 遠山 勉 (外1名)

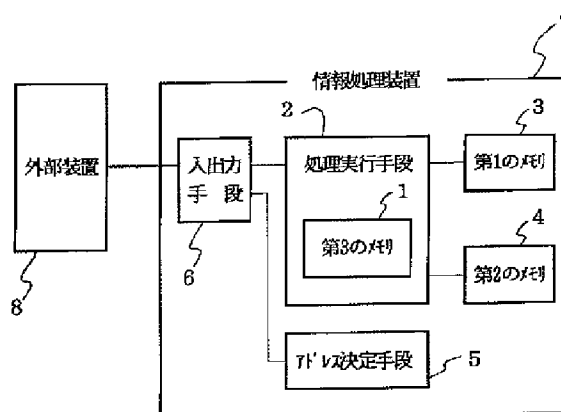
(54) 【発明の名称】 情報処理装置のメモリ書き換え装置

(57) 【要約】

【目的】 本発明は、携帯端末装置等の情報処理装置のROMの内容を簡略な操作で行えると共に、装置の故障率の低下を図ることを目的とする。

【構成】 動作プログラムを格納する第1メモリと、データの読み出し、及び書き込みを自在に行える第2メモリと、外部装置から前記第1メモリの書き換え手順を含む書き換えプログラムを読み込むためのロードプログラムを格納する第3メモリを具備するプログラム実行手段とを備え、前記外部装置から書き換え命令が入力されると、プログラム実行手段は、前記第3メモリに格納されているロードプログラムを起動して前記外部装置から転送されてくる書き換えプログラムを前記第2メモリに書き込み、この書き込みプログラムに従って前記第1メモリの書き換えを行う構成とした。

本発明の原理図



【特許請求の範囲】

【請求項1】 動作プログラムを格納する第1メモリと、データの読み出し、及び書き込みを自在に行える第2メモリと、

前記第1メモリの動作プログラムに従って処理を実行すると共に、前記第1メモリの書き換え手順を含む書き換えプログラムを外部装置から読み込むためのロードプログラムを格納する第3メモリを具備するプログラム実行手段と、

前記外部装置から転送されてくる信号を入力する入力手段とを備え、

前記入力手段は、前記外部装置から書き換え命令を入力すると、この書き換え命令を前記プログラム実行手段へ入力させ、

前記プログラム実行手段は、前記書き換え命令に従って前記第3メモリに格納されているロードプログラムを起動し、前記外部装置から転送されてくる書き換えプログラムを前記第2メモリに書き込み、この書き込み処理が終了した後に前記書き込みプログラムを起動して、前記第1メモリを初期化し、前記外部装置から転送されてくる新規プログラムを書き込むことを特徴とする情報処理装置のメモリ書き換え装置。

【請求項2】 前記プログラム実行手段には、前記第1メモリの動作プログラムに従って動作する通常モードと前記ロードプログラムに従って動作する書き換えモードとを識別するモード識別フラグを備え、

前記モード識別フラグは、前記外部装置からの書き換え命令により書き換えモードへ変更され、

前記プログラム実行手段は、前記モード識別フラグが書き換えモードに変更されると、前記動作プログラムを停止させると同時に前記ロードプログラムを起動することを特徴とする請求項1記載の情報処理装置のメモリ書き換え装置。

【請求項3】 前記第1メモリは、特定電圧が供給された場合に、格納内容を消去及び再書き込み可能な読み出し専用メモリであることを特徴とする請求項1記載の情報処理装置のメモリ書き換え方法。

【請求項4】 前記各メモリのアドレスを決定するアドレス決定手段を備え、

前記アドレス決定手段は、書き換えモードにおいて、前記外部装置から新規プログラムのアドレス情報を受け取ると、空き領域のアドレスを検出し、前記新規プログラムのアドレスを前記空き領域のアドレスへシフトさせることを特徴とする請求項1記載の情報処理装置のメモリ書き換え装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、パーソナルコンピュータや携帯電話等のように、ROM (READ ONLY MEMORY;

読出専用メモリ)のプログラムをCPU (CENTRAL PROCESSING UNIT; 中央演算処理装置)に実行させる装置において、ROMのプログラムを書き換えるメモリ書き換え装置に関する。

【0002】

【従来の技術】一般に、パーソナルコンピュータ等の情報処理機器には、CPU (CENTRAL PROCESSING UNIT; 中央演算処理装置)、ROM (READ ONLY MEMORY; 読出専用メモリ)、及びRAM (RANDOM ACCESS MEMORY; 書込自在メモリ)を搭載している。

【0003】そして、ROMには、ユーザが書き換え不可能なプログラムを格納しているが、情報処理装置の周辺機器の充実や機能の拡大等の理由によりROMのプログラムを書き換える機会が増えてきている。

【0004】このため、内容を紫外線消去可能なEPROMを使用するものがある。このEPROMは、装置内の基板とは独立して設けられ、EPROMの端子と基板とはコネクタを介して接続されている。EPROMの内容を書き換える場合には、装置を分解し、EPROMのコネクタを外してEPROMを装置から取り外す。そして、EPROMの内容を書き換えた後に、コネクタを接続して装置を組み立てる方法が採られている。

【0005】また、書き換え不可能なOTROM (ONE TIME READ ONLY MEMORY)を利用する場合には、装置内の基板とOTROMとをコネクタにより接続し、OTROMの内容を書き換える場合には、装置を分解し、OTROMのコネクタを外して、OTROMを装置から取り外す。そして、取り外したOTROMとは別に、新たなプログラムを書き込んだOTROMをコネクタに接続し、装置を組み立てる方法もある。

【0006】ところが、EPROMやOTROMを使用する方法では、プログラムを変更する場合に、情報処理装置をいちいち分解し、EPROMやOTROMを取り外し、再度装置を組み立てなければならず、作業が煩雑で時間がかかる上に、分解作業あるいは組立作業の途中で装置を破壊する虞がある。さらに、ROMと装置基板とをコネクタを介して接続しているため、ROMの書き換え作業を複数回行うことを想定してコネクタの耐久性や強度を考慮しなければならない。

【0007】

【発明が解決しようとする課題】そこで、本発明は、上記問題点に鑑みてなされたものであり、情報処理装置に外部インターフェースを接続することにより、ROMの内容を書き換えられる技術を提供し、ROMの書き換えにかかる作業の効率化及び装置の耐久性の向上を図ることを課題とする。

【0008】

【課題を解決するための手段】本発明は、上記課題を解決するために以下のような手段を採用した。これを図1の原理図に基づいて説明する。

【0009】本発明を適用する情報処理装置7は、情報処理装置7の動作プログラムを格納する第1メモリ3と、情報の読み出し及び書き込みを自在に行える第2メモリ4と、第1メモリ3の動作プログラムに従って情報処理装置7の動作を制御するプログラム実行手段2と、外部装置8から転送されてくる信号を入力する入力手段6とを備えている。さらに、プログラム実行手段2は、第3メモリ1を具備し、この第3メモリ1には、外部装置8から書き込みプログラムを読み込み、この書き込みプログラムを第2メモリ4に格納する手順を示すロードプログラムを格納している。

【0010】第1メモリ3は、例えば特定電圧を供給することにより格納内容の消去及び再書き込みが可能な読み出し専用のメモリである。動作プログラムは情報処理装置7の動作手順を示すプログラムである。

【0011】第2メモリ4は、例えば読み出し及び書き込み自在なRAMであり、外部装置8から入力される書き込みプログラムを格納する機能を有している。プログラム実行手段2は、通常は、第1メモリ3の動作プログラムに従って情報処理装置7の動作を制御し、外部装置8から第1メモリ3の書き換え命令を受け取ると第3メモリのロードプログラムを実行する機能を有している。ロードプログラムを起動した場合に、プログラム実行手段2は、外部装置8から書き換えプログラムを読み込み、この書き換えプログラムを第2メモリ4上に書き込む。さらに、プログラム実行手段2は、第2メモリ4の書き換えプログラムに従って第1メモリ3の内容を書き換える機能を有している。このプログラム実行手段2は、例えばCPU (CENTRAL PROCESSING UNIT; 中央演算処理装置) である。

【0012】入力手段6は、外部装置8から転送されてくる信号を上記各部へ入力させる機能を有している。この入力手段6は、例えば、外部装置8と情報処理装置7とのインターフェースであり、第1メモリ3の書き換えを行う場合には、このインターフェースを介して外部装置8と情報処理装置7とを接続すればよい。

【0013】さらに、プログラム実行手段2には、自身の動作モードを確定するモード識別フラグを備えるようにしてもよい。このモード識別フラグは、動作プログラムに従って処理を実行する通常モードと、ロードプログラムに従って処理を実行する書き換えモードとを識別するフラグである。このモード識別フラグは、外部装置8からの信号により変更可能なフラグである。つまり、外部装置8から情報処理装置7へ書き換え命令を転送すると、モード識別フラグは通常モードから書き換えモードへ変更される。そして、プログラム実行手段2は、モード識別フラグが通常モードから書き換えモードへ変更されると、動作プログラムの実行を中断し、ロードプログラムを実行する。また、モード識別フラグは、例えば、CPUのポートに設けられ、外部装置8から特定電圧が

入力されると書き換えモードにセットされるようにしてもよい。この場合、外部装置8と情報処理装置7との接続を解除することにより、通常モードへリセットされる。

【0014】さらに、情報処理装置7には、情報処理装置7内の各メモリ (第1～第3メモリ) のアドレスを決定するアドレス決定手段5を備えるようにしてもよい。書き換えモードにおいて、第3メモリ1のロードプログラムのアドレスと、外部装置8から通知される新規プログラムのアドレスとは重複することになるが、ロードプログラムが起動状態にあり、このアドレスを新規プログラムに割り当てることはできない。そこで、アドレス決定手段5は、空き領域を検出し、新規プログラムの開始アドレスを空き領域へシフトさせる機能を有している。そして、通常モードでは、アドレス決定手段5は、プログラム実行手段2に対して第1メモリ3の開始アドレスを指定するようにする。

【0015】さらに、プログラム実行手段2は、外部装置8から読み込む書き込みプログラムのデータ長を集計し、このデータ長と外部装置8から送信されてくるデータ長とを比較して書き込みプログラムの読み込みが正常に行われたか否かを判別する機能を備えるようにしてもよい。この機能は、新規プログラムの読み込み時にも適用することができる。

【0016】

【作用】本発明では、情報処理装置7と外部装置8とを接続し、外部装置8から情報処理装置7へ書き換え命令を転送すると、入力手段6が書き換え命令をプログラム実行手段2へ入力させる。

【0017】プログラム実行手段2は、書き換え命令を受け取ると、動作プログラムの実行を停止し、第3メモリのロードプログラムを起動する。プログラム実行手段2は、ロードプログラムに従って以下の処理を実行する。

【0018】(1) 第2メモリ4を初期化する処理

(2) 書き換えプログラムを読み込み、第2メモリ4上に書き込む処理

上記(2)の処理が終了すると、プログラム実行手段2は、ロードプログラムを停止して、第2メモリ4上の書き換えプログラムを起動する。そして、プログラム実行手段2は、書き換えプログラムに従って以下の処理を実行する。

(3) 第1メモリ3を初期化する処理

(4) 外部装置8から転送されてくる新規プログラムを第1メモリ3に書き込む処理

また、上記(2)の処理と同時に、プログラム実行手段2は、第2メモリ4上に書き込んだプログラムのデータ長を集計する処理を実行し、(2)の処理が終了した時点で、外部装置8から転送されてくるデータ長と集計したデータ長とを照合して書き込みプログラムの書き込み

5

が正常に終了したか否かを判別する処理を行うようにしてもよい。これに対応して、(4)の処理と同時に、プログラム実行手段2は、第1メモリ3に書き込んだプログラムのデータ長を集計する処理を実行し、(4)の処理が終了した時点で、外部装置8から転送されてくるデータ長と中継したデータ長とを照合して新規プログラムの書き込みが正常に終了したか否かを判別する処理を実行するようにしてもよい。

【0019】さらに、情報処理装置7がアドレス決定手段5を備えた場合には、上記(1)の処理を終了した後、アドレス決定手段5が書き換えプログラムのアドレス情報を外部装置8から受け取り、このアドレス情報に基づいて書き換えプログラムの第2メモリ4における書き込みアドレスを決定する処理を実行する。そして、アドレス決定手段5は、上記(3)の処理が終了した時点で、外部装置8から新規プログラムのアドレス情報を受け取り、このアドレス情報に基づいて新規プログラムの書き込みアドレスを決定する処理を実行する。具体的には、アドレス決定手段5は、情報処理装置内全体のアドレス情報を参照し、空き領域を検出する。そして、アドレス決定手段5は、新規プログラムの開始アドレスを空き領域の開始アドレスへシフトする処理を行う。

【0020】

【実施例】本発明の実施例について図面に沿って説明する。図2は、本発明を適用する装置の概略構成を示す。

【0021】本実施例では、情報処理装置として携帯端末装置9を用い、外部装置としてパーソナルコンピュータ10を用いている。これらの携帯端末装置9とパーソナルコンピュータ10とは、入力手段としての外部インターフェースI/F(例えばRS232C)を介して接続可能になっている。

【0022】(携帯端末装置9の構成)図3は、携帯端末装置9の内部構成図である。携帯端末装置9は、本発明の第1メモリとしてのROM3、第2メモリとしてのRAM4、プログラム実行手段としてのCPU2、アドレス決定手段としてのアドレスデコーダ5、及びDC/DC変換器11を備えている。さらに、CPU2は、本発明の第3メモリとしてのROM1を具備している。

【0023】ROM3は、携帯端末装置9の動作を制御手順を示す動作プログラムを格納しており、特定電圧を供給することにより格納内容を消去及び再書き込み可能なフラッシュメモリである。

【0024】ROM1は、ROM3の書き込み手順を示す書き込みプログラムを読み込むためのロードプログラムを格納するマスクROMである。RAM4は、ロードプログラムに従って読み込まれた書き込みプログラムを書き込むメモリである。

【0025】CPU2は、通常は、ROM3の制御プログラムに従って処理を実行する。そして、CPU2は、ROM3の書き換え動作を行う際には、ROM1のロー

6

ダプログラムに従って処理を実行する。さらに、CPU2は、ROM3及びアドレスデコーダ5に接続される信号線を接続するポートを有している。ポートは、ライトイネーブル信号を入出力するポートWE、アドレス信号を入出力するポートA、及びデータを入出力するポートDに加え、モード識別フラグを設けたポートFからなる。

【0026】ポートFは、インバータを介してDC/DC変換器に接続されている。DC/DC変換器は、外部装置8から特定電圧を供給されると、これを携帯端末装置の書き換え動作に必要な電圧に変換する機能と共に、ポートFへ書き込み命令信号を送信する機能を有している。この書き込み命令信号は、ハイレベル信号(H)とローレベル信号(L)との2値信号からなり、インバータでハイ/ローのレベル変換された後ポートFへ入力される。ポートFのモード識別フラグは、信号Lが入力されると書き換えモードがセットされ、信号Hが入力されると通常モードにリセットされる。

【0027】CPU2は、ポートFのモード識別フラグに書き換えモードがセットされると、マスクROM1のロードプログラムに従って処理を実行する機能を有している。

【0028】また、ロードプログラムあるいは書き込みプログラムに従って動作するCPU2は、RAM4に書き込まれた書き込みプログラムのデータ長を算出する機能、ROM3に書き込まれた新規プログラムのデータ長を算出する機能を有している。これに対応して、パーソナルコンピュータ10は、書き込みプログラム及び新規プログラムの転送後に各プログラムのデータ長を含むチェックサムコマンドを送信する機能を有している。

【0029】チェックサムコマンドを受け取ったCPU2は、自身が集計したデータ長とパーソナルコンピュータ10から受け取ったデータ長とを照合し、両者が一致するか否かを判別する機能を有している。双方のデータ長が一致する場合には、CPU2は、以降の処理を続行し、双方のデータ長が不一致の場合には、CPU2は、以降の処理を中断し、パーソナルコンピュータ10から転送されてくるデータあるいはコマンドを全て無視するものとする。また、双方のデータ長が不一致の場合には、CPU2は、図示しないLED(LIGHT EMITTING DIODE:発光ダイオード)を点滅させ、双方のデータ長が一致する場合にはLEDを消灯させる。これにより、パーソナルコンピュータ10の操作者は、LEDの点滅/消灯を確認することにより、プログラムの転送が正常に終了したか否かを認識することができる。プログラムの転送が正常に終了しなかった場合(LEDが点滅した場合)には、操作者は、CPU2のモード識別フラグをリセットし、最初から処理をやり直すことになる。

【0030】アドレスデコーダ5は、書き込みプログラムをRAM4に書き込む際に、この書き込みプログラム

の書き込みアドレスを決定する機能と、新規プログラムをROM3に書き込む際に、この新規プログラムの書き込みアドレスを決定する機能を有している。

【0031】具体的には、ローダプログラムが起動されると、RAM4は初期化されるので、書き込みプログラムの開始アドレスはアドレスデコーダ5における先頭アドレスが割り付けられる。また、新規プログラムを書き込む際にはアドレスデコーダ5の先頭アドレスは、書き込みプログラムに割り当てられているので、新規プログラムの開始アドレスを空き領域にオフセットさせる。例えば、図4において、アドレスデコーダ5は、新規プログラムの開始アドレスを、書き込みプログラムの終了アドレスへオフセットさせている。

【0032】図5は、本実施例におけるパーソナルコンピュータ10から携帯端末装置9へ転送されるコマンドのフォーマットを示す図である。図中(a)は、ローダプログラムの起動コマンド"St1"のフォーマットを示す。

【0033】起動コマンドは、2バイトのコマンドコードと、1バイトのパラメータが格納されている。具体的には、コマンドコードとして、"0x53, 0x74"が格納されていると、このコマンドがROM3の書き換え処理開始を意味している。さらに、パラメータとして"0x01"が格納されている場合にはコマンドの投入許可を申請するコマンドである。CPU2は、"0x01"を受けた時に、コマンド受付可能であれば、LEDを点灯させる。

【0034】パラメータとして"0x02"が格納されている場合には、書き込みプログラムの起動を意味している。CPU2は、"0x02"を受けると、ローダプログラムから書き込みプログラムの開始アドレスへジャンプし、書き込みプログラムを起動させる。

【0035】また、パラメータとして"0x03"が格納されている場合には、新規プログラムの書き込み速度を192000bpsへ変更することを意味している。CPU2は、"0x03"を受けると、新規プログラムの書き込み速度を192000bpsへ変更する。

【0036】図5中(b)は、データ転送コマンド"D"のフォーマットを示している。このデータ転送コマンドは、1バイトコマンドコード、1バイトのデータサイズ、3バイトの書き込みアドレス、及び1~251バイトの書き込みデータから構成されている。

【0037】本実施例では、コマンドコード"0x44"は、データの転送を意味している。データサイズは、データサイズとデータ書き込みアドレスと書き込みデータとの有効データ長を集計したデータ長を意味している。

【0038】データ書き込みアドレスは、書き込みプログラムあるいは新規プログラムの書き込みアドレスを意味している。書き込みデータは、実際のデータを意味

し、書き換えプログラムあるいは新規プログラムをバイナリ形式で格納するものとする。

【0039】図5中(c)は、チェックサムコマンド"Cs"のフォーマットを示している。このチェックサムコマンドは、2バイトのコマンドコードと2バイトのチェックサム値とからなる。

【0040】コマンドコードに"0x43, 0x73"が格納されている場合には、チェックサム値の算出要求を意味する。チェックサム値は、データ長の下位2バイト分を指し、パーソナルコンピュータ10から転送したプログラムのチェックサム値を格納している。

【0041】CPU2は、チェックサムコマンドを受け取ると、チェックサムの算出処理を開始する。チェックサム値の算出は、フレーム単位に行うものとする(図6参照)。さらに、CPU2は、算出したチェックサム値とパーソナルコンピュータ10から受け取ったチェックサム値とを照合し、双方が一致するかどうかを判別する。

【0042】(パーソナルコンピュータ10と携帯端末装置9の動作)次に、パーソナルコンピュータ10と携帯端末装置9の動作について図7に沿って説明する。

【0043】まず、パーソナルコンピュータ10の操作者は、パーソナルコンピュータ10と携帯端末装置9とを外部インターフェースI/Fを介して接続する。このとき、パーソナルコンピュータ10からの特定電圧が外部インターフェースを経て携帯端末装置9へ供給される。

【0044】携帯端末装置9では、パーソナルコンピュータ10からの特定電圧がDC/DC変換器11へ入力される。DC/DC変換器11は、特定電圧をハイレベルの信号Hに変換してインバータ12へ出力する。インバータ12は、信号Hをローレベルの信号Lへ変換してCPU2のポートFへ入力させる。これによりポートFのモード識別フラグには、書き換えモードを示すフラグがセットされる。

【0045】CPU2は、モード識別フラグがセットされたことを認識すると、ROM3の動作プログラムを停止して、ROM1のローダプログラムを起動し、このローダプログラムに従って処理を実行する。

【0046】まず、CPU2は、RAM4を初期化する(図中(1))。この間(約1秒)、パーソナルコンピュータ10は、CPU2及びRAM4の初期化に待機し、コマンド"St1"を携帯端末装置9へ転送する(図中(2))。このコマンド"St1"は、ローダプログラムの起動命令である。

【0047】CPU2は、コマンド"St1"を受け取ると、コマンドの受付可能ならばLEDを点灯させる(図中(3))。操作者は、LEDの点灯を認識すると、パーソナルコンピュータ10からコマンド"D"を発行させる(図中(4))。このコマンド"D"の書込データ領域には、書き込みプログラムが格納されてい

る。

【0048】携帯端末装置9は、コマンド”D”を受け取ると、このコマンド”D”をアドレスデコーダ5へ入力させる。アドレスデコーダ5は、コマンド”D”からデータサイズとデータ書込アドレスとを検出して、書込アドレスを決定する。そして、アドレスデコーダ5は、書込アドレスと書込データとをCPU2へ転送する。

【0049】CPU2は、書込データを書込アドレスに基づいて1バイト単位にRAM4へ書き込む。これと同時に、フレーム単位にチェックサム値を算出する（図中（5））。

【0050】パーソナルコンピュータ10からのコマンド”D”の発行は、書き込みプログラムの転送が終了するまで繰り返され、書き込みプログラムを全て転送し終わると、パーソナルコンピュータ10は、コマンド”Cs”を発行する（図中（6））。

【0051】携帯端末装置9は、コマンド”Cs”を受け取ると、CPU2は、コマンド”Cs”からチェックサム値を検出し、このチェックサム値と自身が算出したチェックサム値とを照合する。ここで、CPU2は、双方のチェックサム値が一致すればLEDを消灯させ、不一致ならばLEDを点滅させる（図中（7））。

【0052】ここで、操作者は、LEDが点滅すると、モード識別フラグをリセットさせ、最初から処理をやり直すことになる。一方、LEDが消灯すれば、操作者は、書き込みプログラムの起動コマンドである”St2”を発行させる（図中（8））。

【0053】CPU2は、コマンド”St2”を受け取ると、ロードプログラムからRAM4上の書き込みプログラムの開始アドレスへジャンプし、書き込みプログラムを起動させる（図中（9））。

【0054】以降、CPU2は、書き込みプログラムに従って処理を行うことになる。外部装置10は、コマンド”St2”の発行後、一定時間（最大90秒）処理を中断し、ROM3の初期化終了に待機する。これに対応して、CPU2は、ROM3にライトイネーブル信号を入力させると同時に、アドレスデコーダ5は、ROM3にチップイネーブル信号を入力させ、ROM3の初期化を行う。ROM3の初期化が終了すると、CPU2は、LEDを点灯させる。

【0055】一定時間経過前に、LEDの点灯を認識すると、操作者はコマンド”D”を発行させる（図中（10））。このコマンド”D”の書込データ領域には、ROM3に書き込むべき新規プログラムが格納されている。

【0056】携帯端末装置9は、コマンド”D”を受け取ると、このコマンド”D”をアドレスデコーダ5へ入力させる。アドレスデコーダ5は、コマンド”D”からデータサイズとデータ書込アドレスとを検出し、ROM3における書込アドレスを決定する。そして、アドレス

デコーダ5は、書込データと書込アドレスとをCPU2へ転送する。

【0057】CPU2は、書込データを、書込アドレスに従って1バイト単位にROM3へ書き込む（図中（11））。これと同時に、CPU2は、書き込んだデータのチェックサム値を算出する。

【0058】パーソナルコンピュータ10は、新規プログラムを全て転送し終わるまで繰り返しコマンド”D”を発行する。そして、新規プログラムを全て転送し終わると、パーソナルコンピュータ10は、コマンド”Cs”を発行する（図中（12））。

【0059】コマンド”Cs”を受け取ったCPU2は、このコマンド”Cs”からチェックサム値を検出し、自身が算出したチェックサム値と照合する。ここで、双方のチェックサム値が一致すると、CPU2は、LEDを消灯させる。一方、双方のチェックサム値が不一致の場合には、CPU2は、LEDを点滅させる（図中（13））。

【0060】ここで、パーソナルコンピュータ10の操作者は、LEDが消灯すると、携帯端末装置9とパーソナルコンピュータ10との接続を解除する。これにより、携帯端末装置9のDC/DC変換器11からインバータ12へ供給される信号は、ローレベルの信号Lとなり、インバータ12は信号Lをハイレベルの信号Hに変換してCPU2のポートFへ入力させる。ポートFのモード識別フラグは、信号Hが入力されると、通常モードへリセットされる。

【0061】（実施例の効果）本実施例によれば、外部インターフェースI/Fに外部装置8としてのパーソナルコンピュータを接続するのみで、ROM3の内容を書き換えることができ、簡略な操作で処理を行えと共に、従来のように分解/組立処理による装置の破壊を防止することができる。

【0062】また、端末装置内には、ロードプログラムのみを格納しており、ROM1の属性が変更された場合でも、外部から読み込む書き換えプログラムの属性を変更することにより対応でき、端末装置内のCPUを改良、あるいはCPUの載せ代えを行う必要がなくなる。

【0063】

【発明の効果】本発明の方法によれば、読み出し専用メモリのプログラムを書き換える場合に、情報処理装置の分解/組立作業を行わずに、外部装置を接続すればよく、書き換え作業の効率化を図ることができると同時に、分解/組立作業による装置の破壊を防止することができる。

【0064】また、情報処理装置内には、書き換えプログラムを外から読み込むためのロードプログラムのみを登録することにより、読み出し専用メモリの属性を変更した場合でも、プログラム実行手段の仕様を変更せずにプログラムの書き換えを実行することができる。

11

12

【図面の簡単な説明】

【図 1】 本発明の原理図

【図 2】 本発明を適用する装置の概略構成図

【図 3】 本実施例における携帯端末装置の内部構成図

【図 4】 アドレスの割付処理を示すイメージ図

【図 5】 本実施例におけるコマンドのフォーマットを示す図

【図 6】 チェックサム値の算出過程を示すイメージ図

【図 7】 ROM3 の書き換え処理を示すシーケンス図

【符号の説明】

1・・・第3メモリ (ROM)

2・・・プログラム実行手段 (CPU)

3・・・第1メモリ (ROM)

4・・・第2メモリ (RAM)

5・・・アドレス決定手段 (アドレスデコーダ)

6・・・入力手段

7・・・情報処理装置

8・・・外部装置

9・・・携帯端末装置

10・・・パーソナルコンピュータ

11・・・DC/DC変換器

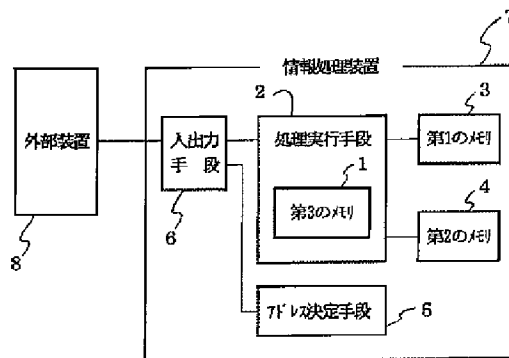
12・・・インバータ

60・・・外部インターフェース I/F

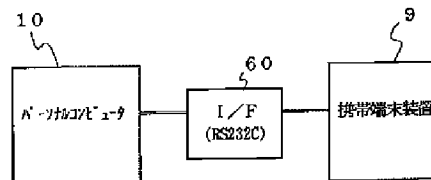
【図 1】

【図 2】

本発明の原理図

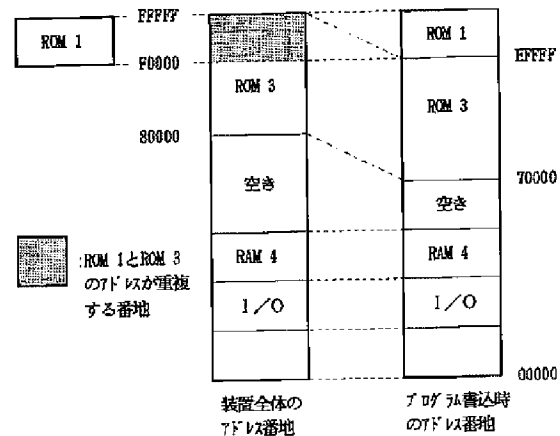


本発明を適用する装置のハードウェア構成図



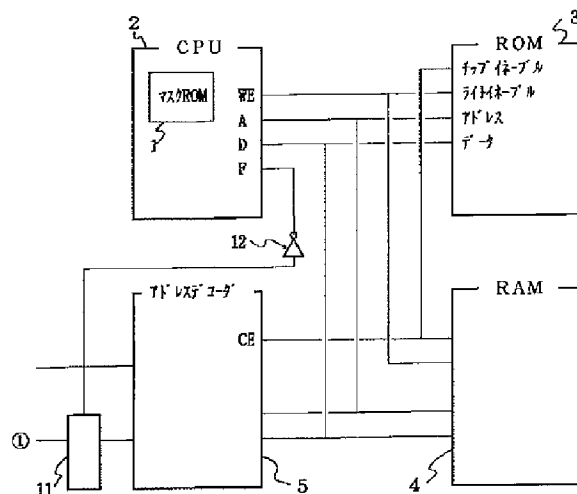
【図 4】

アドレスの割付処理を示すイメージ図



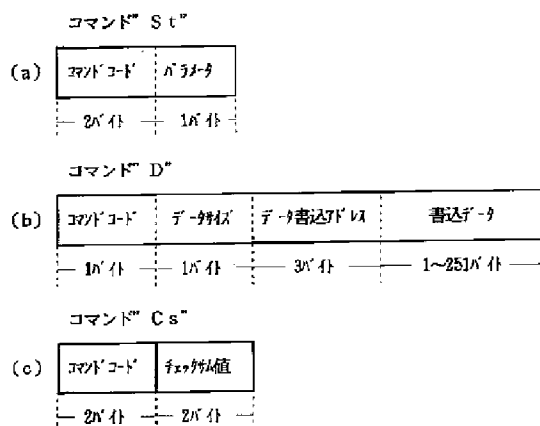
【図 3】

本実施例における携帯端末装置の内部構成を示す図



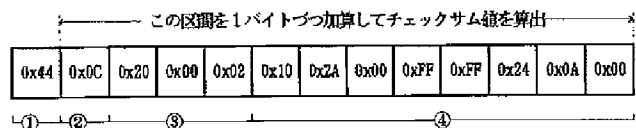
【図 5】

本実施例におけるコマンドのフォーマットを示す図



【図 6】

チェックサム値の算出過程を示すイメージ図

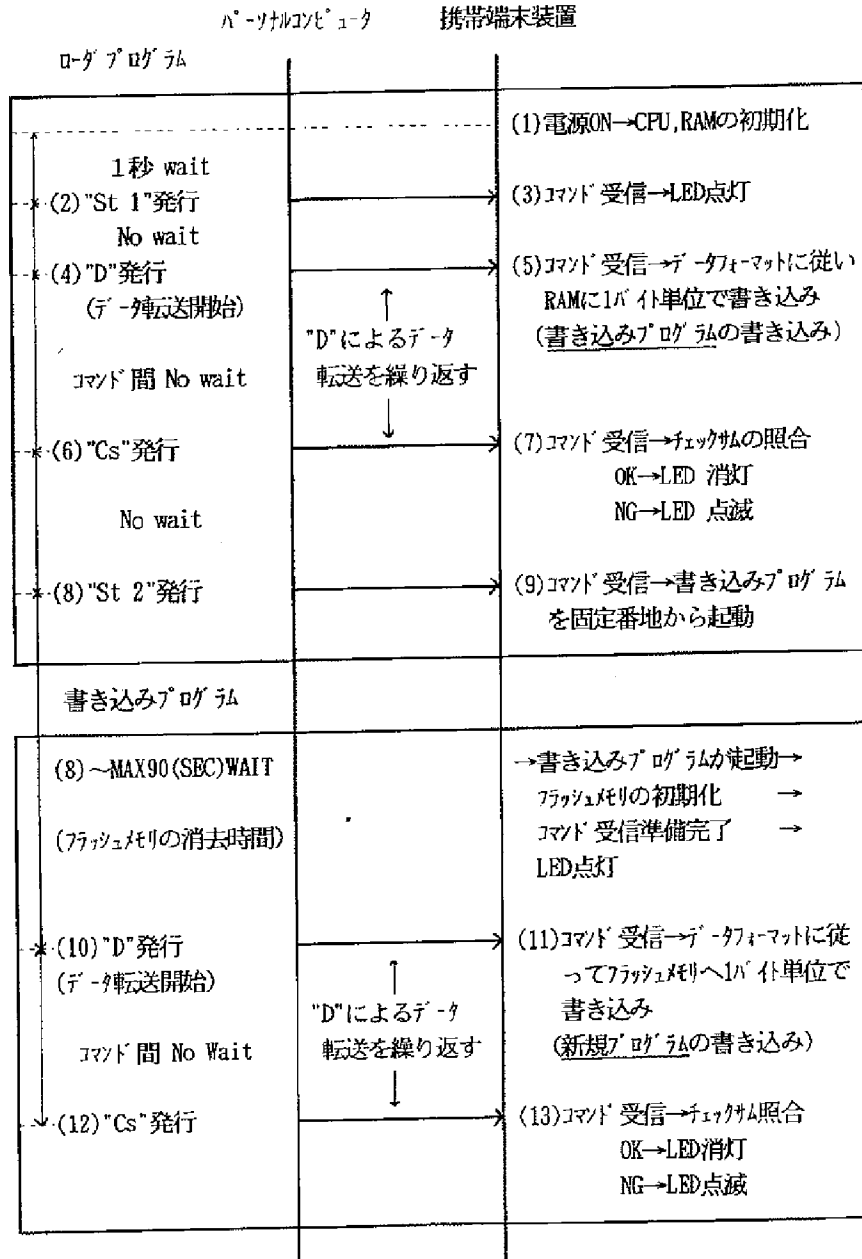


- ①: コマンド名 "D"
 ②: データサイズ=12 (バイト)
 ③: 先頭アドレス=0x200002 (番地)
 ④: パラメータ

チェックサム値; $C = 0x0C + 0x20 + 0x00 + 0x02 + 0x10 + 0x2A + 0x00 + 0xFF + 0xFF + 0x24 + 0x0A + 0x00 = 0x0294$

【図7】

ROM3の書き換え処理を示すシーケンス図



【公報種別】特許法第17条の2の規定による補正の掲載
【部門区分】第6部門第3区分
【発行日】平成14年2月28日（2002. 2. 28）

【公開番号】特開平8-123678
【公開日】平成8年5月17日（1996. 5. 17）
【年通号数】公開特許公報8-1237
【出願番号】特願平6-254878
【国際特許分類第7版】

G06F 9/06 540
9/445

G11C 16/06

【FI】

G06F 9/06 540 M
420 B

G11C 17/00 510 Z

【手続補正書】

【提出日】平成13年8月8日（2001. 8. 8）

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】請求項1

【補正方法】変更

【補正内容】

【請求項1】 動作プログラムを格納する第1メモリと、データの読み出し、及び書き込みを自在に行える第2メモリと、前記第1メモリの動作プログラムに従って処理を実行すると共に、前記第1メモリの書き換え手順を含む書き換えプログラムを外部装置から読み込むためのローダプログラムを格納する第3メモリを具備するプ

ログラム実行手段と、前記外部装置から転送されてくる信号を入力する入力手段とを備え、前記入力手段は、前記外部装置から書き換え命令を入力すると、この書き換え命令を前記プログラム実行手段へ入力させ、前記プログラム実行手段は、前記書き換え命令に従って前記第3メモリに格納されているローダプログラムを起動し、前記外部装置から転送されてくる書き換えプログラムを前記第2メモリに書き込み、この書き込み処理が終了した後に前記書き換えプログラムを起動して、前記第1メモリを初期化し、前記外部装置から転送されてくる新規プログラムを前記第1メモリへ書き込むことを特徴とする情報処理装置のメモリ書き換え装置。